

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-188353

(43)Date of publication of application : 08.07.1994

(51)Int.Cl.

H01L 23/50

(21)Application number : 04-357133

(71)Applicant : MITSUI HIGH TEC INC

(22)Date of filing : 21.12.1992

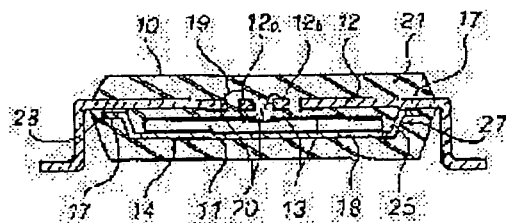
(72)Inventor : NOUZUMI ATSUO

## (54) SEMICONDUCTOR DEVICE

## (57)Abstract:

PURPOSE: To prevent position deviation and residual stress which are generated when a semiconductor chip is mounted, improve diffusion efficiency of heat generated from the chip, and obtain an LOC type device excellent in long term reliability, by mounting the semiconductor chip on a semiconductor chip mounting part of a conductor cable which is formed as an independent body.

CONSTITUTION: A semiconductor chip 11, a lead frame main body, and a resin sealing member 21 which seals the semiconductor chip 11, a semiconductor retaining part and one end portion side of leads 12 are installed. In an LOC type semiconductor device 10, a mounting part for mounting a semiconductor chip 11 is installed in the central part, a frame type bonding flat part 28 surrounding the mounting part 18 is installed outside an outer peripheral part 27 having a plurality of suspension leads 25 and through holes 26, and a conductor cage 14 as an independent body formed by down-setting the outer peripheral part 27 so as to leave the bonding flat part 28 is installed. The bonding flat part 28 of the conductor cage 14 is bonded to the rears of the leads 12 via insulative tapes 13, so as to link en bloc many leads 12.



## LEGAL STATUS

[Date of request for examination] 31.01.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2799808

[Date of registration] 10.07.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J.P.)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-188353

(43)公開日 平成6年(1994)7月8日

(51)Int.Cl.\*

H 0 1 L 23/50

識別記号

庁内整理番号

F I

技術表示図所

K 9272-4M

F 9272-4M

S 9272-4M

X 9272-4M

Y 9272-4M

審査請求 未請求 請求項の数2(全 5 頁)

(21)出願番号

特願平4-357133

(22)出願日

平成4年(1992)12月21日

(71)出願人 000144038

株式会社三井ハイテック

福岡県北九州市八幡西区小畑2丁目10-1

(72)発明者

能岡 厚生

北九州市八幡西区小畑2丁目10番1号 株

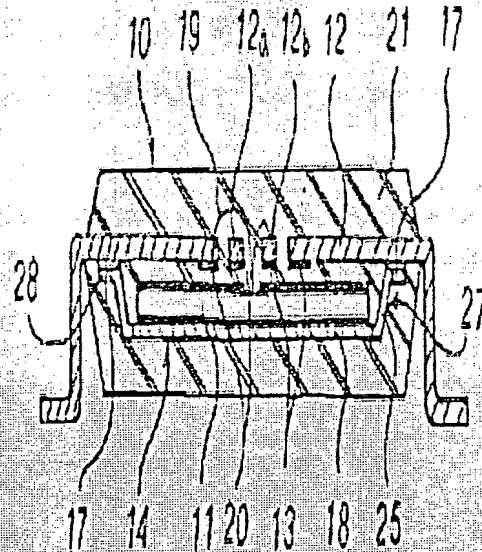
式会社三井ハイテック内

(54)【発明の名称】 半導体装置

例【要約】

【目的】 本発明の目的は、半導体チップの回路形成面上に多数本のリードが密着した状態で設置された半導体装置において、半導体チップを搭載する際に生じる該チップの位置ずれや残留応力の滞留を防ぐと共に半導体チップが発する熱の拡散効率を向上させ、長期信頼性の高い半導体装置を提供することにある。

【構成】 多数本のリードが半導体チップの回路内部の表面領域の上部に密着した状態で設置されるLOC型(リード・オン・チップ)半導体装置において、半導体チップの支持部が該半導体チップを搭載する半導体チップ搭載部を中央に備え、該半導体装置半導体チップ搭載部を囲む枠形の接合平坦部を複数の吊りリードを形成する貫通孔を備えた外縁部の外側に設けて、該接合平坦部を残して前記外縁部をダウンセットして形成された半導体チップ搭載部を備えた別体の導電体ケージであり、該導電体ケージの接合平坦部を前記多数本のリードを一括連接するように、絶縁性テープを介して前記リードの表面に接合された構成としている。



#### 【特許請求の範囲】

【請求項1】 回路内部表面領域に複数の電極端子（パット）を有する半導体チップと、該半導体チップの上部に離間した状態で設置されるように半導体チップ支持部を備え、一端部が前記半導体チップの電極端子に連結される多数本のリードを前記電極端子の周辺に隣接配置した所定形状のリードフレーム本体と、前記半導体チップ、半導体支持部及び前記リードの前記一端部側を封止する樹脂封止部材とを備えた半導体装置であって、前記半導体チップを搭載する搭載部を中央に備え、該搭載部を囲む枠形の接合平坦部を複数の吊りリードを形成する貫通孔を有する外縁部の外側に設けて、該接合平坦部を残して前記外縁部をダウンセットして形成された別体の導電体ケージであり、該導電体ケージの接合平坦部で前記多数本のリードを一括接続するように、絶縁性テープを介在して前記リードの裏面に接合されてなることを特徴とする半導体装置。

【請求項2】 前記リードフレーム本体の多数本のリードの樹脂封止部材によって、少なくとも該リード先端のワイヤボンディング領域を含む裏面に、該リードを一括接続する接着材を有する絶縁性テープを備えたことを特徴とする請求項1記載の半導体装置。

#### 【発明の詳細な説明】

##### 【0001】

【産業上の利用分野】 本発明は、LOC型（リードフレーム・オン・チップ）の半導体装置に係る、詳細には、多数本のリードを備えたリードフレーム本体の裏面に、半導体チップの回路表面領域の上方部に離間した状態で多数本のリードが設置されるように、別体に形成した半導体チップ搭載部を備えた半導体装置に関する。

##### 【0002】

【従来の技術】 近來、半導体装置は、半導体チップの高密度化、大容量化に伴い半導体チップのサイズが大型化しているが、樹脂封止サイズは小さく抑え、実装密度を高める傾向にある。従って、この種の半導体装置は、特開昭61-241959の公報に開示された、半導体チップの回路形成面上に多数本のリードが両面に接着材を備えた電氣的に絶縁する絶縁テープを介在させて熱圧着され、ボンディングワイヤの一端部が前記半導体チップの電極端子に連結され、他端部が前記リードに連結されて電氣的導通回路が形成されており、これらを樹脂部材で封止したLOC（Lead On Chip）構造が採用されている。

【0003】 この半導体装置によれば、半導体チップの形状に規制されず半導体チップの電極端子に前記リードを自由に引き回せるので、サイズの大きな半導体チップを封止することができる。しかし、この種の技術においては、絶縁性テープを半導体チップの回路表面領域に接着する際に、該半導体チップの回路表面領域を損傷させるという問題や前記リードのワイヤボンディング領域に

ボンディングワイヤを圧着接続する際に、前記半導体チップの回路表面領域に摩擦荷重や圧着荷重が加わり、前記半導体チップの回路表面領域を損傷させるなど問題を有していた。

【0004】 そこで、上記の問題点を解決するために、特開平2-246125の公報に開示された、多数本のリードが前記半導体チップの回路表面領域の上方部に絶縁テープの介在なしに浮いた状態で設置されており、一端がこの半導体チップの電極端子に接続され、他端が前記リードのワイヤボンディング領域に接続したボンディングワイヤを介在させて電氣的導通回路が形成されており、これらの半導体チップ、ボンディングワイヤ及び前記リードの一端部側をモールド樹脂で封止された構造の半導体装置及びその製造方法が提示されている。

##### 【0005】

【発明が解決しようとする課題】 しかしながら、開示された従来技術の半導体装置では、多数本のリードを半導体チップの回路形成面上に浮いた状態で設置するために、前記リードフレームに一体に形成された支持リードの下方に屈折した先端部側の側面で前記半導体チップの側端面に接着材又は支持リードの弾性力を利用して接着又は挟持固定して半導体チップが支持されている。従って、半導体チップを搭載する際に、該チップの位置ずれや半導体チップに圧接の残留応力が不均一に生じて半導体チップを破損するなど半導体装置の長期信頼性を低下させる問題があった。また、半導体チップの回路形成面上に多数本のリードが浮いた状態で設置されているため、前記リードの先端のワイヤボンディング領域が自由端となるので、リードの寄りや浮き沈みが生じてワイヤボンディング領域の位置が不安定となりワイヤのボンダビリティを低下させるという問題があった。さらに、半導体チップを接着又は挟持固定する際に、位置決め用治具や支持リードを押し広げる治具を必要とし、作業効率を低下させるという問題があった。

【0006】 本発明の目的は、多数本のリードが半導体チップの回路形成面上に離間した状態で設置された半導体装置において、半導体チップの搭載の際に生じる位置ずれや残留応力の滞留を防ぐと共に半導体チップが発する熱の拡散効率を向上させ、長期信頼性の高い半導体装置を提供することにある。

##### 【0007】

【問題を解決するための手段】 上記の目的を達成する請求項1記載の半導体装置は、回路内部の表面領域に複数の電極端子（パット）を有する半導体チップと、該半導体チップの上部に離間した状態で設置されるように半導体チップ支持部を備え、一端部が前記半導体チップの電極端子に連結される多数本のリードを前記電極端子の周辺に隣接配置した所定形状のリードフレーム本体と、前記半導体チップ、半導体支持部及び前記リードの前記一端部側を封止する樹脂封止部材とを備えた半導体装置で

あって、前記半導体チップの支持部は、半導体チップを搭載する搭載部を中央に備え、該搭載部を囲む枠形の接合平坦部を複数の吊りリードを形成する貫通孔を有する外縁部の外側に設けて、該接合平坦部を残して前記外縁部をダウンセッドして形成された別体の導電体ケージであり、該導電体ケージの接合平坦部で前記多数本のリードを一括接続するように、絶縁性テープを介して前記リードの裏面に接合されてなることを特徴とするものである。また、請求項2記載の半導体装置は、請求項1記載の半導体装置において、前記リードフレーム本体の多数本のリードの樹脂封止領域内の少なくとも該リード先端部のワイヤボンディング領域を含む裏面に、該リードを一括連結する接着材を有する絶縁性テープを備えたことを特徴とするものである。

【0008】

【作用】請求項1記載の半導体装置においては、別体に形成された導電体ケージの半導体チップ搭載部に半導体チップを搭載しているので、従来技術のように半導体チップを支持する際に生じる半導体チップの位置ずれや半導体チップの側端面に不均一な応力が加わらなくなり、半導体チップの反り、傾きなどの変形や破損を防止する。さらに、リードフレーム本体と別体の半導体チップ搭載部を備えた導電体ケージを装着しているので、半導体チップの熱の拡散効率を向上させる部材の材質や表面処理用の材質を選定する自由度が増し、従来に比べ半導体チップの熱の拡散効率を著しく向上させる。さらに、半導体チップを搭載する際に、従来技術で用いた支持治具が必要としなくなるので、半導体チップの搭載作業が容易になり作業率が向上する。また、請求項2記載の半導体装置においては、前記多数本のリードを一括接続する絶縁性テープが熱圧着されているので、多数本のリードの先端部が固定され、リードの寄りや浮き沈みがなくなり、ワイヤボンディング領域の位置が安定し、ボンダビリティが向上する。

【0009】

【実施例】続いて、添付した図面にに基づき、本発明の詳細について説明する。ここに、図1は本発明の半導体装置の一実施例の概要を示す断面図、図2は本発明に用いたリードフレーム本体の概要を示す平面図、図3は本発明に用いた半導体チップ搭載部を備えた導電体ケージの概要を示す斜視図である。まず、本発明の実施の一例であるDRAM用の半導体装置の構成について説明する。

【0010】この種の半導体装置10は、図1に示すように、内部表面領域に複数の信号用、電源用及び接地用の電極端子（パッド）を所定位置に配置した半導体チップ11と、多数本のリード12及び電源用及び接地用の共用リード12a、12bと該リード12の先端部附近及び共用リード12a、12bを一括連結する絶縁性テープ13と前記半導体チップ11を搭載した導電体ケージ14を接合する接合リード部15とを一体に形成した

リードフレーム本体16と、該リードフレーム本体16のリードの一部が前記半導体チップ11の内部表面領域の上方空間に離間した状態で配置されるように、半導体チップ搭載部18を備えた導電体ケージ14とを構成部材として使用されている。

【0011】前記導電体ケージ14に半導体チップ11を搭載し、この導電体ケージを両面に接着材を備えた絶縁性の両面接着テープ17を介在させて前記リードフレーム本体16に一体に形成した接合リード部15及びリード12に、これらを一括連結して熱圧着されている。

【0012】そして、ボンディングワイヤ19の一端部が前記半導体チップ11の電極端子に連結され、その他端が多数本のリード12または共用リード12a、12bのワイヤボンディング領域20に接続されて電気的導通回路が構成されている。

【0013】これらの前記半導体チップ11、導電性ケージ14及び前記リード12のワイヤボンディング領域20側の一端部を樹脂封止し、この樹脂封止部21から露出したリードの不要部分の除去を行い、該リードを所定の形状にフォミングして半導体装置10が構成されている。つぎに、上記半導体装置の構成部材について図2、図3に基づき説明する。

【0014】前記リードフレーム本体16は、図2によれば、金属素材をプレス加工又は/及びエッチング加工など一般的に知られた形状加工方法によって、半導体チップ11の内部表面領域に配置した電極端子に隣接するような位置に離間して配置した第1のリード群A、第2のリード群Bと該リード群のそれぞれの両端リードに接続すると共にリードの先端部に平行し、且つ、離間して配置した共用リード12a、12bを有する多数本のリード12と、該リード12を保持する位置決め孔22を適切な位置に配置した外枠23と、該外枠23に導電体ケージ14が接合する所要数のアンカーホール24を設けた接合リード部15とで構成された所定形状のリードフレーム連続素材を形成する。

【0015】次いで、前記リードフレーム所要部分にPd、Agなどのメッキ被覆を行い、前記リード先端部と前記接合リード部15とを一括して連結する絶縁性テープ13とを形成した所要の形状を具備して構成されている。したがって、これにより前記リード12の先端部と前記接合リード部15とを一括して連結することによって、前記リード12の位置のバラツキやリードの浮き沈みがなくなり、ボンダビリティを向上させることができると共に接合リード部15にアンカーホール24を所要数設けているから、導電体ケージ14の接合が頑固になり安定する。

【0016】次に、前記リードフレーム本体16に接合する導電体ケージ14は、図3によれば、所定の金属素材をプレス加工又は/及びエッチング加工など一般的に知られた加工方法によって、中央部に半導体チップ搭載

部18と、該搭載部18を支持する複数の吊りリード25を形成する貫通孔26を備えた外縁部27と、該外縁部27の外側に前記リードフレーム本体16の接合リード部15及び各リード群A、Bのリードに接合する両面に接着材を備えた絶縁性テープ18を粘着した接合平坦部28とを設けて、これらを保持するタブ29と位置決め孔30を設けたサイドレールの外枠31の形状を形成し、前記接合平坦部28を残して前記搭載部18を前記外縁部27でダウンセットし、前記タブ29を介してサイドレールの外枠31に導電体ケージ14が連接して構成された条材が形成される。

【0017】前記連接して構成された導電体ケージ14の条材の半導体チップ搭載部18に半導体チップ11を搭載し、前記条材の不要部分を除去して前記リードフレーム本体16の接合リード部15に両面に接着材を塗布した絶縁性テープ17を介在させて接合している。したがって、導電体ケージ14のダウンセットされた半導体チップ搭載部18に半導体チップ11を載置しているから、半導体チップ11の回路表面とリードフレーム本体16との間隙が容易に形成できると共に搭載作業が容易になる。導電体ケージ14が別体に形成されているから、導電体ケージ14の材質、表面処理の選択幅が広がり、半導体チップ11の裏面全領域を支持しているため熱の拡散効率が従来技術に比べ著しく向上すると共に安定する。前記リードと前記接合リード部とを前記導電体ケージの接合部で一括連結しているためリード間の接続が従来技術に比較して強固になり樹脂封止部から露出したリードを所定の形状にフォミングする際のリードの移動がなくなり外部からリードに沿って環境中の汚染源の侵入がなくなる。

【0018】以上、本発明の実施例について説明したが、本発明の特徴とするところは、半導体チップの回路表面領域の上方部に多数本のリードが密着した状態で配設するために、半導体チップを搭載する半導体チップ搭載部を別体に形成した導電体ケージを接合して構成したことにある。したがって、本発明はこの実施例に限定されるものでなく、要旨を逸脱しない範囲において種々の変更可能であることは勿論である。

【0019】

【発明の効果】半導体チップの回路表面領域の上方部に多数本のリードが密着した状態で配設された半導体装置

において、前記半導体チップを搭載する半導体チップ搭載部を有する導電体ケージを別体に形成しているため、半導体チップを搭載する際に生じる位置ずれや半導体チップに滞留する残留応力がなくなると共に半導体チップの発する熱の拡散効率が向上し、半導体装置の長期信頼性が向上する。さらに、従来技術において用いた半導体チップを搭載する際に、従来技術において用いた半導体チップの搭載用治具を必要としなくなるので作業性が向上する。

#### 【図面の簡単な説明】

【図1】本発明の一実施例に係る半導体装置の構成の概要を示す断面図である。

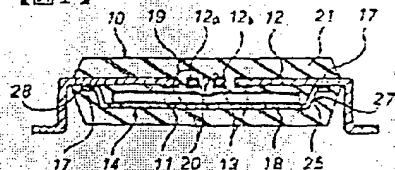
【図2】本発明の実施に用いたリードフレーム本体の概要を示す平面図である。

【図3】本発明の実施に用いた導電体ケージの概要を示す斜視図である。

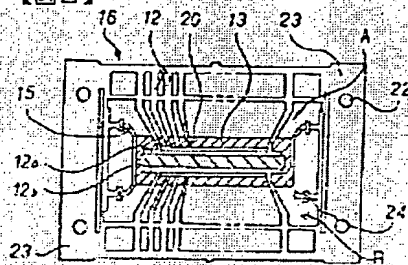
#### 【符号の説明】

- 10 半導体装置
- 11 半導体チップ
- 12 リード
- 12a 電源用共用リード
- 12b 接地用共用リード
- 13 絶縁性テープ
- 14 導電体ケージ
- 15 接合リード部
- 16 リードフレーム本体
- 17 両面接着テープ
- 18 半導体チップ搭載部
- 19 ボンディングワイヤ
- 20 ワイヤボンディング領域
- 21 樹脂封止部
- 22 位置決め孔
- 23 外枠
- 24 アンカーホール
- 25 吊りリード
- 26 貫通孔
- 27 外縁部
- 28 接合平坦部
- 29 タブ
- 30 位置決め孔
- 31 外枠

【図1】



【図2】



【図3】

